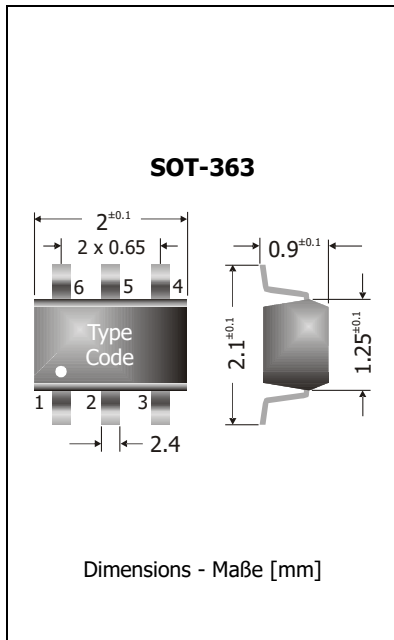


<b>BC847PN</b>	<b>I<sub>C</sub> = 100 mA</b>	<b>V<sub>CEO</sub> = 45 V</b>
<b>SMD General Purpose NPN/PNP Transistors</b>	<b>h<sub>FE</sub> = 200...475</b>	<b>P<sub>tot</sub> = 250 mW</b>
<b>SMD Universal-NPN/PNP-Transistoren</b>	<b>T<sub>jmax</sub> = 150°C</b>	

Version 2019-07-15



**Typical Applications**

Signal processing,  
Switching, Amplification  
Commercial grade  
Suffix -Q: AEC-Q101 compliant <sup>1)</sup>  
Suffix -AQ: in AEC-Q101 qualification <sup>1)</sup>

**Features**

Two complementary transistors  
in one package  
General Purpose  
Compliant to RoHS, REACH,  
Conflict Minerals <sup>1)</sup>

**Mechanical Data <sup>1)</sup>**

Taped and reeled 3000 / 7"  
Weight approx. 0.01 g  
Case material UL 94V-0  
Solder & assembly conditions 260°C/10s  
MSL = 1



**Typische Anwendungen**

Signalverarbeitung,  
Schalten, Verstärken  
Standardausführung  
Suffix -Q: AEC-Q101 konform <sup>1)</sup>  
Suffix -AQ: in AEC-Q101 Qualifikation <sup>1)</sup>

**Besonderheiten**

Zwei Komplementär-Transistoren  
in einem Gehäuse  
Universell anwendbar  
Konform zu RoHS, REACH,  
Konfliktmineralien <sup>1)</sup>

**Mechanische Daten <sup>1)</sup>**

Gegurtet auf Rolle  
Gewicht ca.  
Gehäusematerial  
Löt- und Einbaubedingungen

Dual Transistors	T1 - NPN 1 = E1 2 = B1 6 = C1		T2 - PNP 3 = C2 4 = E2 5 = B2	Type Code <b>BC847PN/-Q</b> tbd
------------------	----------------------------------	--	----------------------------------	---------------------------------------

**Maximum ratings <sup>2)</sup>**

**Grenzwerte <sup>2)</sup>**

			T1 - NPN	T2 - PNP
Collector-Emitter-voltage – Kollektor-Emitter-Spannung	B open	V <sub>CEO</sub>	45 V	45 V
Collector-Base-voltage – Kollektor-Basis-Spannung	E open	V <sub>CBO</sub>	50 V	50 V
Emitter-Base-voltage – Emitter-Basis-Spannung	C open	V <sub>EBO</sub>	6 V	5 V
Power dissipation – Verlustleistung		P <sub>tot</sub>	250 mW <sup>3)</sup>	
Collector current – Kollektorstrom	DC	I <sub>C</sub>	100 mA	
Peak Collector current – Kollektor-Spitzenstrom		I <sub>CM</sub>	200 mA	
Junction temperature – Sperrschichttemperatur		T <sub>S</sub>	-55...+150°C	
Storage temperature – Lagerungstemperatur		T <sub>J</sub>	-55...+150°C	

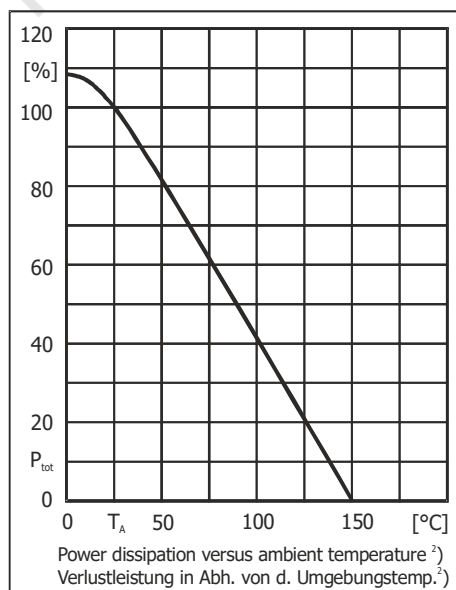
1 Please note the [detailed information on our website](#) or at the beginning of the data book  
 Bitte beachten Sie die [detaillierten Hinweise auf unserer Internetseite](#) bzw. am Anfang des Datenbuches

2 T<sub>A</sub> = 25°C and per transistor, unless otherwise specified. For the PNP transistor, the parameters must be set to negative  
 T<sub>A</sub> = 25°C und pro Transistor, wenn nicht anders angegeben. Für den PNP-Transistor sind die Parameter negativ zu setzen

3 Mounted on P.C. board with 3 mm<sup>2</sup> copper pad at each terminal  
 Montage auf Leiterplatte mit 3 mm<sup>2</sup> Kupferbelag (Lötpad) an jedem Anschluss

**Characteristics**
**Kennwerte**

		$T_j = 25^\circ\text{C}$	<b>Min.</b>	<b>Typ.</b>	<b>Max.</b>
DC current gain – Kollektor-Basis-Stromverhältnis					
$V_{CE} = 5\text{ V}$	$I_C = 2\text{ mA}$	T1 - NPN T2 - PNP	$h_{FE}$	200 220	– 450 475
Collector-Emitter saturation voltage – Kollektor-Sättigungsspannung <sup>1)</sup>					
$I_C = 10\text{ mA}$	$I_B = 0.5\text{ mA}$	T1 - NPN T2 - PNP	$V_{CEsat}$	–	– 250 mV 300 mV
$I_C = 100\text{ mA}$	$I_B = 5\text{ mA}$	T1 - NPN T2 - PNP	$V_{CEsat}$	–	– 600 mV 650 mV
Base-Emitter-voltage – Basis-Emitter-Spannung <sup>1)</sup>					
$V_{CE} = 5\text{ V}$	$I_C = 2\text{ mA}$	T1 - NPN T2 - PNP	$V_{BE}$	580 mV –	– 700 mV 720 mV
$V_{CE} = 5\text{ V}$	$I_C = 10\text{ mA}$	T1 - NPN T2 - PNP	$V_{BE}$	600 mV –	– 750 mV 820 mV
Collector-Base cutoff current – Kollektor-Basis-Reststrom					
$V_{CB} = 30\text{ V}$	E open		$I_{CBO}$	–	– 15 nA
Emitter-Base cutoff current – Emitter-Basis-Reststrom					
$V_{EB} = 5\text{ V}$	C open		$I_{EBO}$	–	– 100 nA
Gain-Bandwidth Product – Transitfrequenz					
$V_{CE} = 5\text{ V}, I_C = 10\text{ mA}, f = 100\text{ MHz}$			$f_T$	100 MHz	–
Collector-Base Capacitance – Kollektor-Basis-Kapazität					
$V_{CB} = 10\text{ V}, I_E = i_e = 0, f = 1\text{ MHz}$		T1 - NPN T2 - PNP	$C_{CBO}$	–	– 6 pF 4.5 pF
Typ. thermal resistance junction to ambient (per device) Typ. Wärmewiderstand Sperrschicht – Umgebung (pro Bauteil)			$R_{thA}$	420 K/W <sup>2)</sup>	



**Disclaimer:** See data book page 2 or [website](#)  
**Haftungsausschluss:** Siehe Datenbuch Seite 2 oder [Internet](#)

- 1 Tested with pulses  $t_p = 300\ \mu\text{s}$ , duty cycle  $\leq 2\%$  – Gemessen mit Impulsen  $t_p = 300\ \mu\text{s}$ , Schaltverhältnis  $\leq 2\%$
- 2 Mounted on P.C. board with  $3\text{ mm}^2$  copper pad at each terminal  
 Montage auf Leiterplatte mit  $3\text{ mm}^2$  Kupferbelag (Lötpad) an jedem Anschluss